

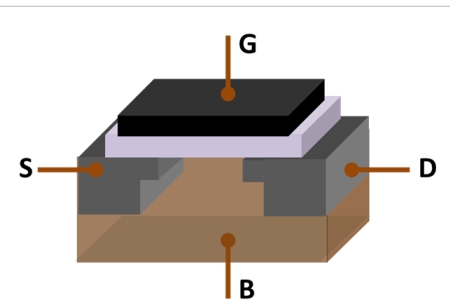
MOSFET

El **transistor de efecto de campo metal-óxido-semiconductor** o **MOSFET** (en inglés *Metal-oxide-semiconductor Field-effect transistor*) es un transistor utilizado para amplificar o conmutar señales electrónicas. Aunque el MOSFET es un dispositivo de cuatro terminales llamadas surtidor (S), drenador (D), compuerta (G) y sustrato (B), el sustrato generalmente está conectado internamente a la terminal del surtidor, y por este motivo se pueden encontrar dispositivos de tres terminales similares a otros transistores de efecto de campo. El transistor MOSFET está basado en la estructura MOS. Es el transistor más utilizado en la industria microelectrónica, ya sea en circuitos analógicos o digitales, aunque el transistor de unión bipolar fue mucho más popular en otro tiempo. Prácticamente la totalidad de los microprocesadores comerciales están basados en transistores MOSFET.

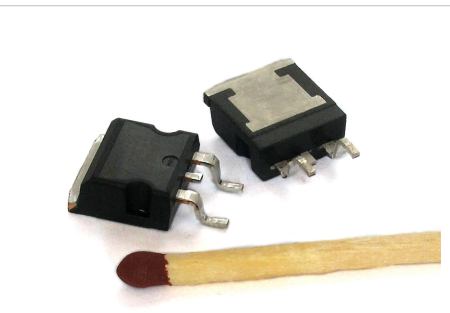
En los MOSFET de *enriquecimiento*, una diferencia de tensión entre el electrodo de la compuerta y el sustrato induce un canal conductor entre los contactos de drenador y surtidor, gracias al efecto de campo. El término *enriquecimiento* hace referencia al incremento de la conductividad eléctrica debido a un aumento de la cantidad de portadores de carga en la región correspondiente al canal, que también es conocida como la *zona de inversión*. El canal puede formarse con un incremento en la concentración de electrones (en un nMOSFET o nMOS), o huecos (en un pMOSFET o pMOS), en donde el sustrato tiene el tipo de dopado opuesto: un transistor nMOS se construye con un sustrato tipo p, mientras que un transistor pMOS se construye con un sustrato tipo n. Los MOSFET de *empobrecimiento* tienen un canal conductor que se debe hacer desaparecer mediante la aplicación de la tensión eléctrica en la compuerta, lo cual ocasiona una disminución de la cantidad de portadores de carga y una disminución respectiva de la conductividad.^[1]

El término 'metal' en el nombre de los transistores MOSFET es actualmente incorrecto debido a que el material de la compuerta, que antes era metálico, ahora se construye con una capa de silicio policristalino. En sus inicios se utilizó aluminio para fabricar la compuerta, hasta mediados de 1970 cuando el silicio policristalino comenzó a dominar el mercado gracias a su capacidad de formar compuertas auto-alineadas. Las compuertas metálicas están volviendo a ganar popularidad, debido a que es complicado incrementar la velocidad de operación de los transistores sin utilizar componentes metálicos en la compuerta.

De manera similar, el 'óxido' utilizado como aislante en la compuerta también se ha reemplazado por otros materiales con el propósito de obtener canales fuertes con la aplicación de tensiones más pequeñas.



Estructura del MOSFET en donde se muestran las terminales de compuerta (G), sustrato (B), surtidor (S) y drenador (D). La compuerta está separada del cuerpo por medio de una capa de aislante (blanco).



Dos MOSFETs de potencia con encapsulado TO-263 de montaje superficial. Cuando operan como interruptores, cada uno de estos componentes puede mantener una tensión de bloqueo de 120 voltios en el estado apagado, y pueden conducir una corriente continua de 30 amperios en el estado encendido, disipando alrededor de 100 watts de potencia y controlando cargas de alrededor de 2000 watts. Un fósforo se muestra como referencia de escala.

Un transistor de efecto de campo de compuerta aislada o IGFET (*Insulated-gate field-effect transistor*) es un término relacionado que es equivalente a un MOSFET. El término IGFET es un poco más inclusivo, debido a que muchos transistores MOSFET utilizan una compuerta que no es metálica, y un aislante de compuerta que no es un óxido. Otro dispositivo relacionado es el MISFET, que es un transistor de efecto de campo metal-aislante-semiconductor (*Metal-insulator-semiconductor field-effect transistor*).

Historia

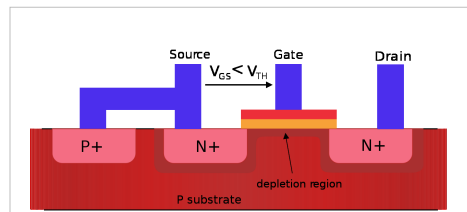
El principio básico de operación de este tipo de transistor fue patentado por primera vez por el austrohúngaro Julius Edgar Lilienfeld en 1925. Debido a los requerimientos de carácter tecnológico para la fabricación de la intercara lisa y libre de defectos entre el sustrato dopado y aislante, este tipo de dispositivos no se logró fabricar hasta décadas más tarde, pero los fundamentos teóricos estaban contenidos en la patente original. Veinticinco años después, cuando la Bell Telephone Company intentó patentar el transistor de unión, encontraron que Lilienfeld tenía registrada a su nombre una patente que estaba escrita de una forma que incluía todos los tipos de transistores posibles. Los Laboratorios Bell lograron llegar a un acuerdo con Lilienfeld, quien todavía vivía en esa época (no se sabe si le pagaron por los derechos de la patente o no).^[cita requerida] Fue en ese momento cuando los Laboratorios Bell crearon el transistor de unión bipolar, o simplemente transistor de unión, y el diseño de Lilienfeld's fue conservado con el nombre de transistor de efecto de campo.^[cita requerida]

En 1959, Dawon Kahng y Martin M. (John) Atalla en los Laboratorios Bell inventaron el transistor de efecto de campo metal-óxido-semiconductor (MOSFET) como un avance y mejora sobre el diseño del transistor FET patentado.^[2]

Con una operación y estructura completamente distintas al transistor bipolar de unión,^[3] el transistor MOSFET fue creado al colocar una capa aislante en la superficie de un semiconductor y luego colocando un electrodo metálico de compuerta sobre el aislante. Se utiliza silicio cristalino para el semiconductor base, y una capa de dióxido de silicio creada a través de oxidación térmica, que se utiliza como aislante. El MOSFET de silicio no generaba trampas de electrones localizados entre la interfaz entre el silicio y la capa de óxido nativo, y por este motivo se veía libre de la dispersión y el bloqueo de portadores que limitaba el desempeño de los transistores de efecto de campo anteriores. Después del desarrollo de cuartos limpios para reducir los niveles de contaminación, y del desarrollo de la fotolitografía^[4] así como del proceso planar que permite construir circuitos en muy pocos pasos, el sistema Si-SiO₂ obtuvo gran importancia debido a su bajo costo de producción por cada circuito, y la facilidad de integración. Adicionalmente, el método de acoplar dos MOSFET complementarios (de canal N y canal P) en un interruptor de estado alto/bajo, conocido como CMOS, implicó que los circuitos digitales disiparan una cantidad muy baja de potencia, excepto cuando son conmutados. Por estos tres factores, los transistores MOSFET se han convertido en el dispositivo utilizado más ampliamente en la construcción de circuitos integrados.

Símbolos de circuito

Existen distintos símbolos que se utilizan para representar el transistor MOSFET. El diseño básico consiste en una línea recta para dibujar el canal, con líneas que salen del canal en ángulo recto y luego hacia afuera del dibujo de forma paralela al canal, para dibujar el surtidor y el drenador. En algunos casos, se utiliza una línea segmentada en tres partes para el canal del MOSFET de enriquecimiento, y una línea sólida para el canal del MOSFET de empobrecimiento. Otra línea es dibujada en forma paralela al canal para destacar la compuerta.



Una sección transversal de un nMOSFET cuando la tensión V_{GS} está por debajo de la tensión de umbral requerida para formar el canal conductor; no existe corriente o existe muy poca entre las terminales del surtidor y el drenador, y el interruptor está apagado. Cuando la tensión de compuerta aumenta y es positiva, atrae electrones, induciendo un canal de tipo n en el sustrato debajo del óxido, que permite el flujo de electrones entre las terminales dopadas de tipo n, y el interruptor está encendido.

La conexión del sustrato, en los casos donde se muestra, se coloca en la parte central del canal con una flecha que indica si el transistor es PMOS o NMOS. La flecha siempre apunta en la dirección P hacia N, de forma que un NMOS (Canal N en una tina P o sustrato P) tiene la flecha apuntando hacia adentro (desde el sustrato hacia el canal). Si el sustrato está conectado internamente al surtidor (como generalmente ocurre en dispositivos discretos) se conecta con una línea en el dibujo entre el sustrato y el surtidor. Si el sustrato no se muestra en el dibujo (como generalmente ocurre en el caso de los diseños de circuitos integrados, debido a que se utiliza un sustrato común) se utiliza un símbolo de inversión para identificar los transistores PMOS, y de forma alternativa se puede utilizar una flecha en el surtidor de forma similar a como se usa en los transistores bipolares (la flecha hacia afuera para un NMOS y hacia adentro para un PMOS).

En esta figura se tiene una comparación entre los símbolos de los MOSFET de enriquecimiento y de empobrecimiento, junto con los símbolos para los JFET (dibujados con el surtidor y el drenador ordenados de modo que las tensiones más elevadas aparecen en la parte superior de la página).

					Canal P
					Canal N
JFET	MOSFET Enriq.	MOSFET Enriq. (sin sustrato)	MOSFET Empob.		

Para aquellos símbolos en los que la terminal del sustrato se muestra, aquí se representa conectada internamente al surtidor. Esta es la configuración típica, pero no significa que sea la única configuración importante. En general, el MOSFET es un dispositivo de cuatro terminales, y en los circuitos integrados muchos de los MOSFET comparten una conexión común entre el sustrato, que no está necesariamente conectada a las terminales del surtidor de todos los transistores.

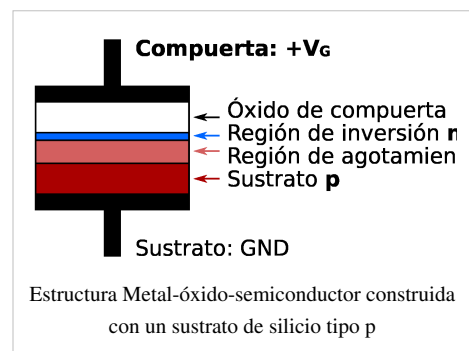
Funcionamiento

Estructura metal-óxido-semiconductor

Véase también: Estructura MOS

Una estructura metal-óxido-semiconductor (MOS) tradicional se obtiene haciendo crecer una capa de dióxido de silicio (SiO_2) sobre un sustrato de silicio, y luego depositando una capa de metal o silicio policristalino, siendo el segundo el más utilizado. Debido a que el dióxido de silicio es un material dieléctrico, esta estructura equivale a un condensador plano, en donde uno de los electrodos ha sido reemplazado por un semiconductor.

Cuando se aplica un potencial a través de la estructura MOS, se modifica la distribución de cargas en el semiconductor. Si consideramos un semiconductor de tipo p (con una densidad de aceptores N_A), p es la densidad de huecos; $p = N_A$ en el silicio intrínseco), una tensión positiva V_{GB} aplicada entre la compuerta y el sustrato (ver figura) crea una región de agotamiento debido a que los huecos cargados positivamente son repelidos de la interfaz entre el aislante de compuerta y el semiconductor. Esto deja expuesta una zona libre de portadores, que está constituida por los iones de

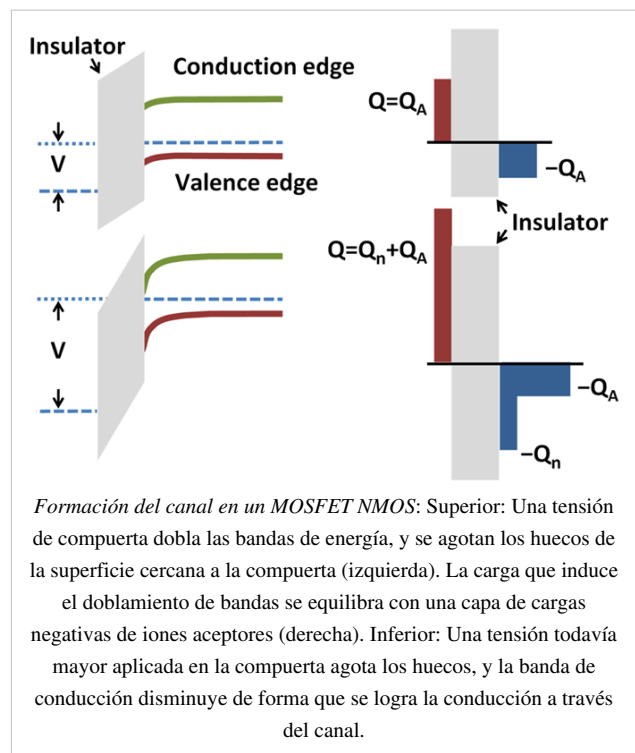


los átomos aceptores cargados negativamente (ver Dopaje (semiconductores)). Si V_{GB} es lo suficientemente alto, una alta concentración de portadores de carga negativos formará una **región de inversión** localizada en una franja delgada contigua a la interfaz entre el semiconductor y el aislante. De manera distinta al MOSFET, en donde la zona de inversión ocasiona que los portadores de carga se establezcan rápidamente a través del drenador y el surtidor, en un condensador MOS los electrones se generan mucho más lentamente mediante generación térmica en los centros de generación y recombinación de portadores que están en la región de agotamiento. De forma convencional, la tensión de compuerta a la cual la densidad volumétrica de electrones en la región de inversión es la misma que la densidad volumétrica de huecos en el sustrato se llama *tensión de umbral*.

Esta estructura con un sustrato de tipo p es la base de los transistores nMOSFET, los cuales requieren el dopado local de regiones de tipo n para el drenador y el surtidor.

Estructura MOSFET y formación del canal

Un transistor de efecto de campo metal-óxido-semiconductor (MOSFET) se basa en controlar la concentración de portadores de carga mediante un condensador MOS existente entre los electrodos del sustrato y la compuerta. La compuerta está localizada encima del sustrato y aislada de todas las demás regiones del dispositivo por una capa de dieléctrico, que en el caso del MOSFET es un óxido, como el dióxido de silicio. Si se utilizan otros materiales dieléctricos que no sean óxidos, el dispositivo es conocido como un transistor de efecto de campo metal-aislante-semiconductor (MISFET). Comparado con el condensador MOS, el MOSFET incluye dos terminales adicionales (*surtidor* y *drenador*), cada uno conectado a regiones altamente dopadas que están separadas por la región del sustrato. Estas regiones pueden ser de tipo p o n, pero deben ser ambas del mismo tipo, y del tipo opuesto al del sustrato. El surtidor y el drenador (de forma distinta al sustrato) están fuertemente dopados y en la notación se indica con un signo '+' después del tipo de dopado.



Si el MOSFET es de canal n (NMOS) entonces las regiones de dopado para el surtidor y el drenador son regiones 'n+' y el sustrato es una región de tipo 'p'. Si el MOSFET es de canal p (PMOS) entonces las regiones de dopado para el surtidor y el drenador son regiones 'p+' y el sustrato es una región de tipo 'n'. El surtidor se denomina así porque es la fuente de los portadores de carga (electrones en el canal n, huecos en el canal p) que fluyen a través del canal; de forma similar, el drenador es el punto en el cual los portadores de carga abandonan el canal.

La ocupación de las bandas de energía en un semiconductor está determinada por la posición del nivel de Fermi con respecto a los bordes de las bandas de energía del semiconductor. Como se describe anteriormente, y como se puede apreciar en la figura, cuando se aplica una tensión de compuerta suficiente, el borde de la banda de valencia se aleja del nivel de Fermi, y los huecos presentes en el sustrato son repelidos de la compuerta. Cuando se polariza todavía más la compuerta, el borde de la banda de conducción se acerca al nivel de Fermi en la región cercana a la superficie del semiconductor, y esta región se llena de electrones en una *región de inversión* o un **canal de tipo n** originado en la interfaz entre el sustrato tipo p y el óxido. Este canal conductor se extiende entre el drenador y el surtidor, y la corriente fluye a través del dispositivo cuando se aplica un potencial entre el drenador y el surtidor. Al aumentar la

tensión en la compuerta, se incrementa la densidad de electrones en la región de inversión y por lo tanto se incrementa el flujo de corriente entre el drenador y el surtidor.

Para tensiones de compuerta inferiores a la tensión de umbral, el canal no tiene suficientes portadores de carga para formar la zona de inversión, y de esta forma sólo una pequeña corriente de subumbral puede fluir entre el drenador y el surtidor.

Cuando se aplica una tensión negativa entre compuerta-surtidor (positiva entre surtidor-compuerta) se crea un **canal de tipo p** en una superficie del sustrato tipo n, de forma análoga al canal n, pero con polaridades opuestas para las cargas y las tensiones. Cuando una tensión menos negativa que la tensión de umbral es aplicada (una tensión negativa para el canal tipo p) el canal desaparece y sólo puede fluir una pequeña corriente de subumbral entre el drenador y el surtidor.

Modos de operación

La operación de un transistor MOSFET se puede dividir en tres diferentes regiones de operación, dependiendo de las tensiones en sus terminales. En la presente discusión se utiliza un modelo algebraico que es válido para las tecnologías básicas antiguas, y se incluye aquí con fines didácticos. En los MOSFET modernos se requieren modelos computacionales que exhiben un comportamiento mucho más complejo.

Para un transistor NMOS de **enriquecimiento** se tienen las siguientes regiones:

Corte

Cuando $V_{GS} < V_{th}$

en donde V_{th} es la tensión de umbral del transistor

De acuerdo con el modelo básico del transistor, en esta región el dispositivo se encuentra apagado. No hay conducción entre el surtidor y el drenador, de modo que el MOSFET se comporta como un interruptor abierto.

Un modelo más exacto considera el efecto de la energía térmica descrita por la distribución de Boltzmann para las energías de los electrones, en donde se permite que los electrones con alta energía presentes en el surtidor ingresen al canal y fluyan hacia el drenador. Esto ocasiona una corriente de subumbral, que es una función exponencial de la tensión entre compuerta-surtidor. La corriente de subumbral está descrita aproximadamente por la siguiente expresión:

$$I_D \approx I_{D0} e^{\frac{V_{GS} - V_{th}}{nV_T}}$$

en donde I_{D0} es la corriente que existe cuando $V_{GS} = V_{th}$,

$V_T = kT/q$ es el voltaje térmico,

$$n = 1 + C_D/C_{OX}$$

en donde C_D es la capacitancia de la región de agotamiento, y

C_{OX} es la capacitancia de la capa de óxido

Región lineal

Cuando $V_{GS} > V_{th}$ y $V_{DS} < (V_{GS} - V_{th})$

Al polarizarse la puerta con una tensión mayor que la tensión de umbral, se crea una región de depleción en la región que separa la fuente y el drenador. Si esta tensión crece lo suficiente, aparecerán portadores minoritarios (huecos en pMOS, electrones en nMOS) en la región de depleción que darán lugar a un canal de conducción. El transistor pasa entonces a estado de conducción, de modo que una diferencia de potencial entre fuente y drenador dará lugar a una corriente. El transistor se comporta como una resistencia controlada por la tensión de puerta.

La corriente entre el drenador y el surtidor es modelada por medio de la ecuación:

$$I_D = \mu_n C_{ox} \frac{W}{L} \left((V_{GS} - V_{th}) V_{DS} - \frac{V_{DS}^2}{2} \right)$$

donde μ_n es la movilidad efectiva de los portadores de carga, W es el ancho de compuerta, L es la longitud de compuerta y C_{ox} es la capacitancia del óxido por unidad de área.

Saturación

Cuando $V_{GS} > V_{th}$ y $V_{DS} > (V_{GS} - V_{th})$

Cuando la tensión entre drenador y fuente supera cierto límite, el canal de conducción bajo la puerta sufre un estrangulamiento en las cercanías del drenador y desaparece. La corriente entre fuente y drenador no se interrumpe, ya que es debido al campo eléctrico entre ambos, pero se hace independiente de la diferencia de potencial entre ambos terminales.

En esta región la corriente de drenador se modela con la siguiente ecuación:

$$I_D = \frac{\mu_n C_{ox} W}{2 L} (V_{GS} - V_{th})^2 (1 + \lambda(V_{DS} - V_{DSsat}))$$

Modelos matemáticos

- Para un MOSFET de canal inducido tipo n en su región lineal:

$$I_{D(Act)} = K \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right]$$

donde $K = \frac{b\mu_n\epsilon}{LW}$ en la que b es el ancho del canal, μ_n la movilidad de los electrones, ϵ es la permitividad eléctrica de la capa de óxido, L la longitud del canal y W el espesor de capa de óxido.

- Cuando el transistor opera en la región de saturación, la fórmula pasa a ser la siguiente:

$$I_{D(Sat)} = \frac{K + 1}{K_0} (V_{GS} - V_T)^2$$

Estas fórmulas son un modelo sencillo de funcionamiento de los transistores MOSFET, pero no tienen en cuenta un buen número de efectos de segundo orden, como por ejemplo:

- Saturación de velocidad: La relación entre la tensión de puerta y la corriente de drenador no crece cuadráticamente en transistores de canal corto.
- Efecto cuerpo o efecto sustrato: La tensión entre fuente y sustrato modifica la tensión umbral que da lugar al canal de conducción
- Modulación de longitud de canal.

Aplicaciones

La forma más habitual de emplear transistores MOSFET es en circuitos de tipo CMOS, consistentes en el uso de transistores pMOS y nMOS complementarios. Véase Tecnología CMOS

Las aplicaciones de MOSFET discretos más comunes son:

- Resistencia controlada por tensión.
- Circuitos de conmutación de potencia (HEXFET, FREDFET, etc).
- Mezcladores de frecuencia, con MOSFET de doble puerta.

Ventajas

La principal aplicación de los MOSFET está en los circuitos integrados, p-mos, n-mos y c-mos, debido a varias ventajas sobre los transistores bipolares:

- Consumo en modo estático muy bajo.
- Tamaño muy inferior al transistor bipolar (actualmente del orden de media micra).
- Gran capacidad de integración debido a su reducido tamaño.
- Funcionamiento por tensión, son controlados por voltaje por lo que tienen una impedancia de entrada muy alta. La intensidad que circula por la puerta es del orden de los nanoamperios.
- Los circuitos digitales realizados con MOSFET no necesitan resistencias, con el ahorro de superficie que conlleva.
- La velocidad de conmutación es muy alta, siendo del orden de los nanosegundos.
- Cada vez se encuentran más en aplicaciones en los convertidores de alta frecuencias y baja potencia.

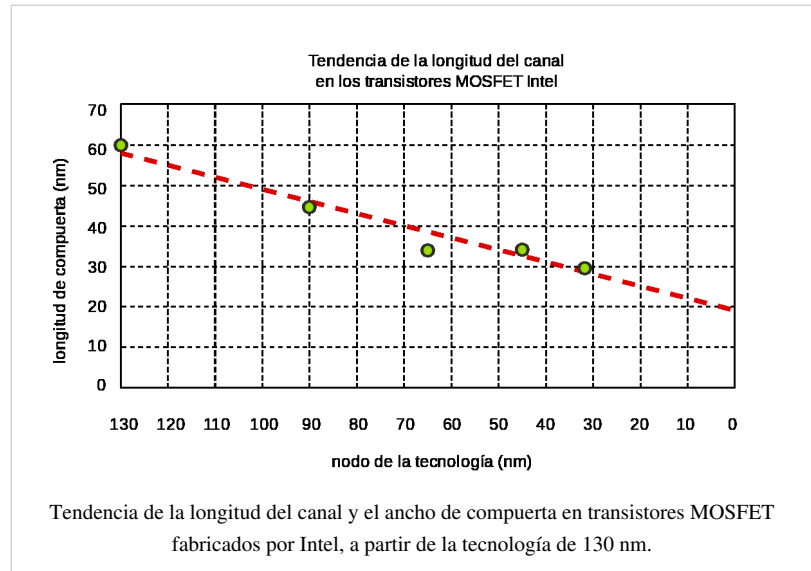
Escalamiento del MOSFET

En las últimas décadas, el MOSFET ha sido escalado continuamente en términos de su tamaño; las longitudes típicas del canal de los transistores antes eran de varios micrómetros, pero los dispositivos modernos incorporan MOSFETs con longitudes de canal de decenas de nanómetros. El trabajo de Robert H. Dennard acerca de la teoría de escalamiento fue la clave para reconocer que la reducción continua del dispositivo era posible. Intel inició un proceso de producción en donde la longitud de la compuerta es de 32 nm (en donde la longitud del canal es aun más corta) en el 2009. La industria de semiconductores mantiene un "roadmap", el ITRS,^[5] que marca las metas del desarrollo de la tecnología MOSFET. Históricamente, las dificultades de reducir el tamaño del MOSFET se han asociado con el proceso de fabricación de los dispositivos semiconductores, la necesidad de utilizar tensiones cada vez más bajas, y con bajo desempeño eléctrico, requiriendo el rediseño de los circuitos y la innovación (los MOSFETs pequeños presentan mayor corriente de fuga, e impedancia de salida más baja).

Razones para el escalamiento del MOSFET

Los MOSFET pequeños son deseables por varias razones. El motivo principal para reducir el tamaño de los transistores es que permite incluir cada vez más dispositivos en la misma área de un circuito integrado. Esto resulta en circuitos con la misma funcionalidad en áreas más pequeñas, o bien circuitos con más funcionalidades en la misma área. Debido a que los costos de fabricación para una oblea de semiconductor son relativamente estables, el costo por cada circuito integrado que se produce está relacionado principalmente al número de circuitos que se pueden producir por cada oblea. De esta forma, los circuitos integrados pequeños permiten integrar más circuitos por oblea, reduciendo el precio de cada circuito. De hecho, a lo largo de las últimas tres décadas el número de transistores por cada circuito integrado se ha duplicado cada dos o tres años, cada vez que un nuevo nodo de tecnología es introducido. Por ejemplo el número de MOSFETs en un microprocesador fabricado con una tecnología de 45 nm podría ser el doble que para un microprocesador fabricado con tecnología de 65 nm. Esta duplicación de la densidad de integración de transistores fue observada por Gordon Moore en 1965 y es conocida como la Ley de Moore.^[6]

También se espera que los transistores más pequeños conmuten más rápido. Por ejemplo, un enfoque de escalamiento utilizado en el MOSFET requiere que todas las dimensiones sean reducidas de forma proporcional. Las dimensiones principales de un transistor son la longitud, el ancho, y el espesor de la capa de óxido. Cada una de estas dimensiones se escala con un factor de aproximadamente 0.7 por cada nodo. De esta forma, la resistencia del canal del transistor no cambia con el escalamiento, mientras que la capacitancia de la compuerta se reduce por un factor de 0.7. De esta manera la constante de tiempo del circuito RC también se escala con un factor de 0.7.




Las características anteriores han sido el caso tradicional para las tecnologías antiguas, pero para los transistores MOSFET de las generaciones recientes, la reducción de las dimensiones del transistor no necesariamente implica que la velocidad de los circuitos se incremente, debido a que el retardo debido a las interconexiones se vuelve cada vez más importante.

Dificultades en la reducción de tamaño del MOSFET

Producir MOSFETs con longitudes de canal mucho más pequeñas que un micrómetro es todo un reto, y las dificultades de la fabricación de semiconductores son siempre un factor que limita el avance de la tecnología de circuitos integrados. En los años recientes, el tamaño reducido del MOSFET, más allá de las decenas de nanómetros, ha creado diversos problemas operacionales. Algunos de los factores que limitan el escalamiento del MOSFET son los siguientes:

- Aumento de la corriente de subumbral
- Aumento en las fugas compuerta-óxido
- Aumento en las fugas de las uniones surtidor-sustrato y drenador-sustrato
- Reducción de la resistencia de salida
- Reducción de la transconductancia
- Capacitancia de interconexión
- Producción y disipación de calor
- Variaciones en el proceso de fabricación
- Retos en el modelado matemático

Enlaces externos

- Animación 3D sobre el MOSFET (vídeo publicado con licencia Creative Commons) ^[7]
-  Wikimedia Commons alberga contenido multimedia sobre **MOSFET**. Commons
- Símbolos de transistores MOSFET ^[8]

Referencias

- [1] Bakshi, U.A.; Godse, A.P. (2007). « 8.2 The depletion mode MOSFET (<http://books.google.com/books?id=ggpVToC2obIC>)». *Electronic Circuits*. Technical Publications. ISBN 978-81-8431-284-3. .
- [2] « 1960 – Metal Oxide Semiconductor (MOS) Transistor Demonstrated: John Atalla and Dawon Kahng fabricate working transistors and demonstrate the first successful MOS field-effect amplifier (U.S. Patent 3,102,230 filed in 1960, issued in 1963) (<http://www.computerhistory.org/semiconductor/timeline/1960-MOS.html>)».
- [3] « The Silicon Engine | 1948 – Conception of the Junction Transistor (<http://www.computerhistory.org/semiconductor/timeline/1948-conception.html>)». Computer History Museum (2007).
- [4] Computer History Museum – The Silicon Engine | 1955 – Photolithography Techniques Are Used to Make Silicon Devices (<http://www.computerhistory.org/semiconductor/timeline/1955-Photolithography.html>)
- [5] « International Technology Roadmap for Semiconductors (<http://www.itrs.net>)».
- [6] « 1965 – "Moore's Law" Predicts the Future of Integrated Circuits (<http://www.computerhistory.org/semiconductor/timeline/1965-Moore.html>)». *Computer History Museum*.
- [7] <http://www.youtube.com/watch?v=9JKj-wlEPMY>
- [8] http://www.simbologia-electronica.com/simbolos_electronicos/simbolos_transistores_mosfet.htm

Fuentes y contribuyentes del artículo

MOSFET *Fuente:* <http://es.wikipedia.org/w/index.php?oldid=57133392> *Contribuyentes:* 080adrian080, Akhram, Amorde2, Carlox, Cookie, Coren, Danielba894, Dax Adrian Alvarez, Diegusjames, Ensada, Forza4, Foundling, GermanX, Govi108, Guanxito, H2r3k8, Halcón, Jalgonm, Jjmontero9, JorgeGG, Jorgechp, Jotego, Juantxorena, Klystrode, Lola Martínez Martínez, LordT, Manwë, Marb, Marvelshine, Matdrodes, Matiasasb, Muro de Aguas, Nanovapor9, Netito777, Phirosiberia, Pingue, PrEC, Pólux, Rosarinagazo, Rulo86, Savh, Tostadora, Truor, Txo, Villamota, Wesisnay, Wikiléptico, 163 ediciones anónimas

Fuentes de imagen, Licencias y contribuyentes

Archivo:MOSFET Structure.png *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:MOSFET_Structure.png *Licencia:* Creative Commons Attribution-Sharealike 3.0 *Contribuyentes:* User:Brews ohare

Archivo:D2PAK.JPG *Fuente:* <http://es.wikipedia.org/w/index.php?title=Archivo:D2PAK.JPG> *Licencia:* Creative Commons Attribution-ShareAlike 3.0 Unported *Contribuyentes:* CyrilB, Geofrog, Inductiveload, Tothwolf, 1 ediciones anónimas

Archivo:MOSFET functioning body.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:MOSFET_functioning_body.svg *Licencia:* GNU Free Documentation License *Contribuyentes:* derivative work: Biezl (talk) MOSFET_functioning.svg: Olivier Deleage and Peter Scott

Archivo:JFET P-Channel Labelled.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:JFET_P-Channel_Labelled.svg *Licencia:* Public Domain *Contribuyentes:* jibeard

Archivo:IGFET P-Ch Enh Labelled.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:IGFET_P-Ch_Enh_Labelled.svg *Licencia:* Public Domain *Contribuyentes:* jibeard

Archivo:IGFET P-Ch Enh Labelled simplified.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:IGFET_P-Ch_Enh_Labelled_simplified.svg *Licencia:* GNU Free Documentation License *Contribuyentes:* User:Omegatron

Archivo:Mosfet P-Ch Sedra.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:Mosfet_P-Ch_Sedra.svg *Licencia:* Creative Commons Attribution-Sharealike 3.0 *Contribuyentes:* IGFET_N-Ch_Dep_Labelled.svg: jibeard IGFET_N-Ch_Enh_Labelled_simplified.svg: User:Omegatron derivative work: Pfalstad (talk)

Archivo:IGFET P-Ch Dep Labelled.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:IGFET_P-Ch_Dep_Labelled.svg *Licencia:* Public Domain *Contribuyentes:* jibeard

Archivo:JFET N-Channel Labelled.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:JFET_N-Channel_Labelled.svg *Licencia:* Public Domain *Contribuyentes:* jibeard

Archivo:IGFET N-Ch Enh Labelled.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:IGFET_N-Ch_Enh_Labelled.svg *Licencia:* Public Domain *Contribuyentes:* Cepheiden, Deadstar, Jibeard, Zedh, 4 ediciones anónimas

Archivo:IGFET N-Ch Enh Labelled simplified.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:IGFET_N-Ch_Enh_Labelled_simplified.svg *Licencia:* GNU Free Documentation License *Contribuyentes:* User:Omegatron

Archivo:Mosfet N-Ch Sedra.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:Mosfet_N-Ch_Sedra.svg *Licencia:* Creative Commons Attribution-Sharealike 3.0 *Contribuyentes:* IGFET_N-Ch_Dep_Labelled.svg: jibeard IGFET_N-Ch_Enh_Labelled_simplified.svg: User:Omegatron derivative work: Pfalstad (talk)

Archivo:IGFET N-Ch Dep Labelled.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:IGFET_N-Ch_Dep_Labelled.svg *Licencia:* Public Domain *Contribuyentes:* jibeard

Archivo:Estructura-MOS.svg *Fuente:* <http://es.wikipedia.org/w/index.php?title=Archivo:Estructura-MOS.svg> *Licencia:* Creative Commons Attribution-Sharealike 3.0,2.5,2.0,1.0 *Contribuyentes:* File:MOS_Capacitor.png: Brews ohare derivative work: Fred the Oyster (talk) derivative work: Jjmontero9

Archivo:Semiconductor band-bending.png *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:Semiconductor_band-bending.png *Licencia:* Creative Commons Attribution-Sharealike 3.0 *Contribuyentes:* User:Brews ohare

Archivo:Longitud de canal en MOSFET Intel.svg *Fuente:* http://es.wikipedia.org/w/index.php?title=Archivo:Longitud_de_canal_en_MOSFET_Intel.svg *Licencia:* Creative Commons Attribution-Sharealike 3.0 *Contribuyentes:* Jjmontero9

Archivo:Commons-logo.svg *Fuente:* <http://es.wikipedia.org/w/index.php?title=Archivo:Commons-logo.svg> *Licencia:* logo *Contribuyentes:* SVG version was created by User:Grunt and cleaned up by 3247, based on the earlier PNG version, created by Reidab.

Licencia

Creative Commons Attribution-Share Alike 3.0 Unported
[//creativecommons.org/licenses/by-sa/3.0/](https://creativecommons.org/licenses/by-sa/3.0/)