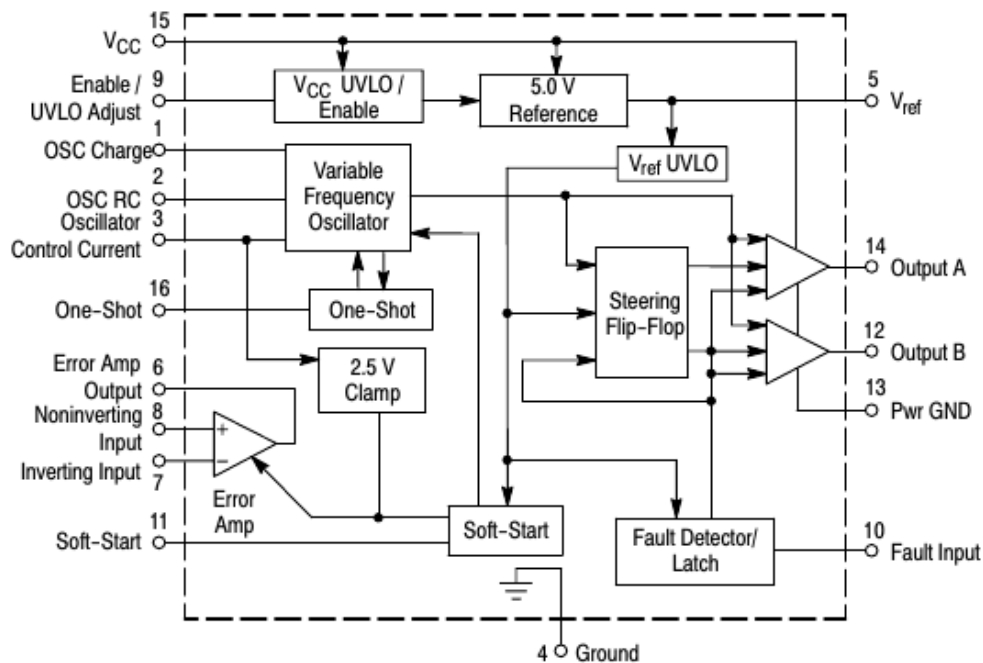
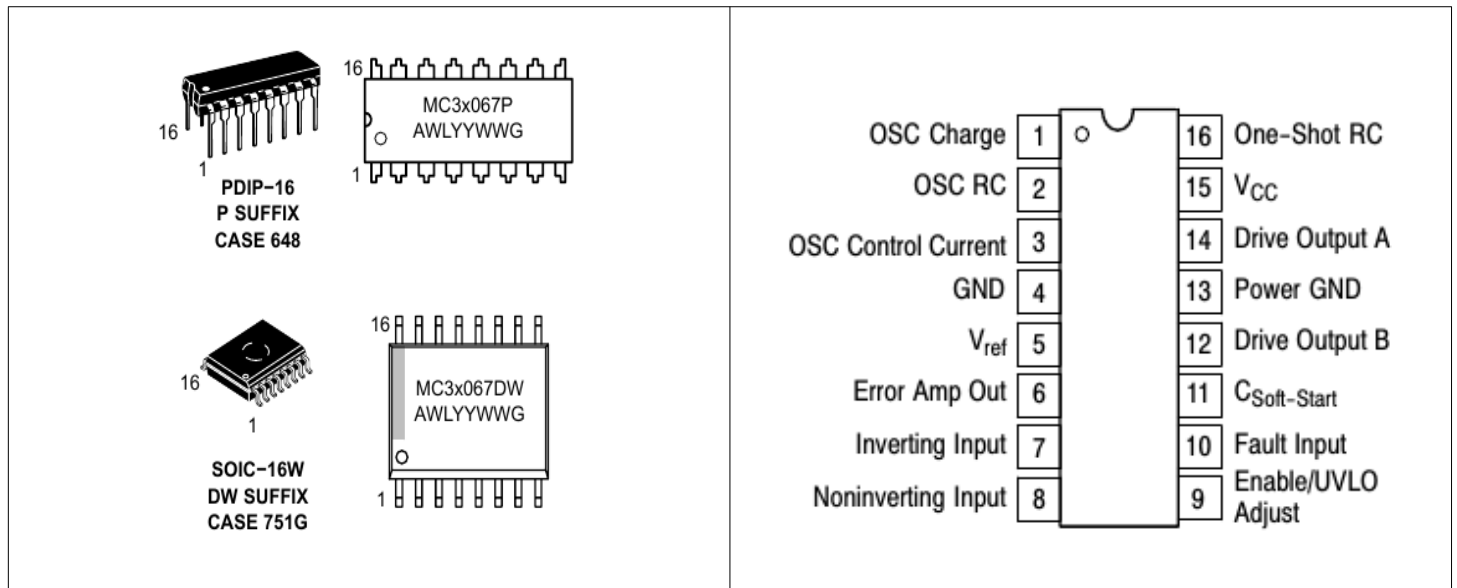


MC34067, MC33067



Descripción de operación

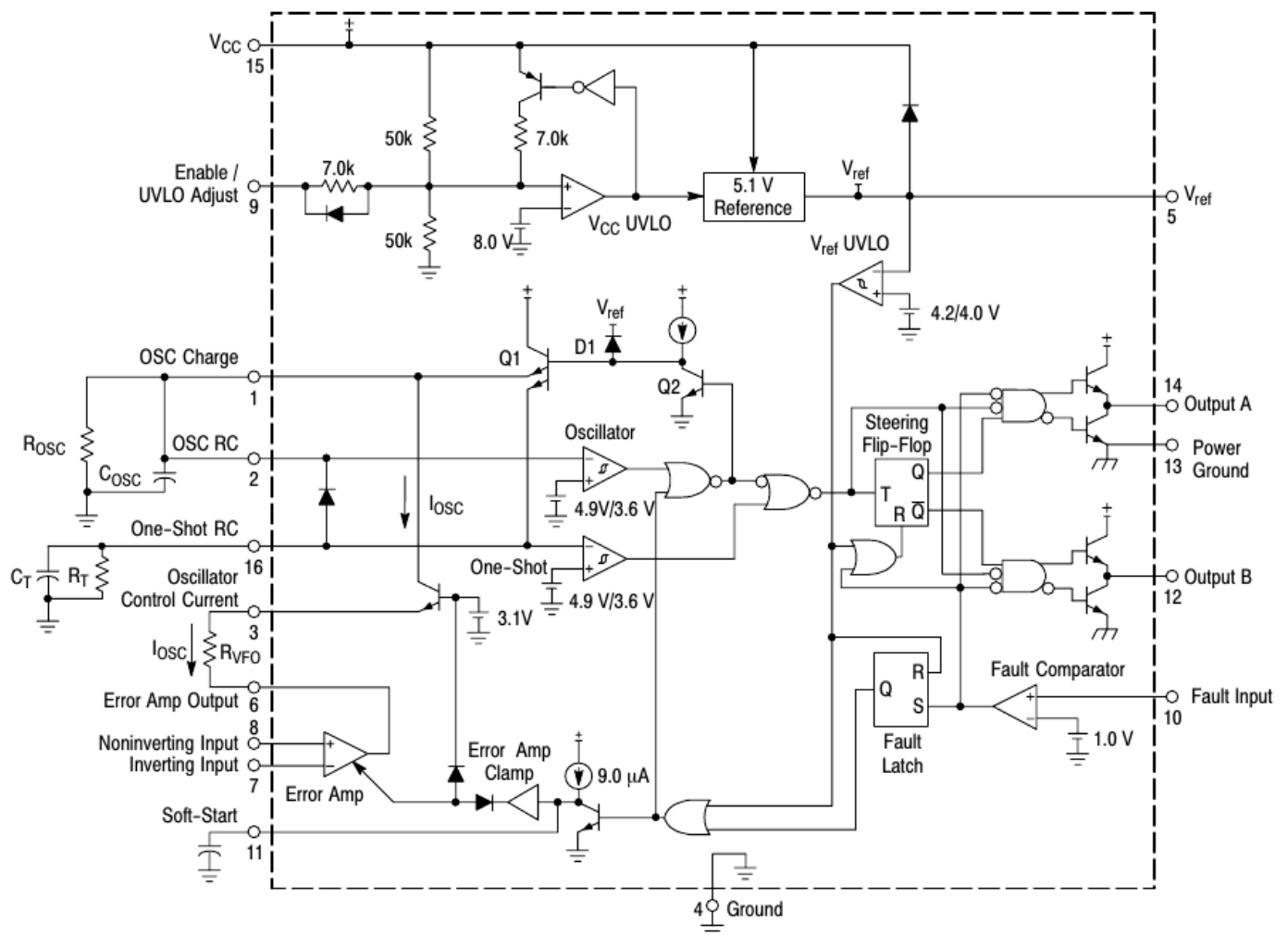
Introducción

A medida que los diseñadores de fuentes de alimentación se han esforzado por aumentar la eficiencia de conversión de energía y reducir el tamaño de los componentes pasivos, los convertidores de potencia en modo resonante (Resonant Mode Operation) de alta frecuencia se han convertido en alternativas atractivas al control modulado de ancho de pulso convencional. Cuando se compara con los convertidores modulados de ancho de pulso, el control de modo resonante ofrece varios beneficios, que incluyen menores pérdidas de conmutación, mayor eficiencia, menor emisión de EMI y menor tamaño. Se ha desarrollado un nuevo circuito integrado para apoyar esta tendencia en el diseño de la fuente de alimentación. El controlador de modo resonante MC34067 es un IC bipolar de alto rendimiento dedicado al control de potencia de frecuencia variable en frecuencias que superan los 1,0 MHz. Este circuito integrado proporciona las características y

rendimiento específicamente para aplicaciones de fuente de alimentación de modo resonante de conmutación de voltaje cero

El propósito principal del chip de control es proporcionar un tiempo de apagado fijo a las puertas de los MOSFET de alimentación externa a una tasa de repetición regulada por un circuito de control de retroalimentación. Las características adicionales del IC garantizan que el inicio del sistema y las condiciones de falla se administren de manera segura y controlada. Un diagrama de bloques simplificado del IC se muestra en la página principal, que identifica los bloques funcionales principales y los Interconexiones de bloque a bloque.

La Figura 14 es un diagrama funcional detallado que representa con precisión los circuitos internos. Las diferentes funciones se pueden dividir en dos secciones. La primera sección incluye la ruta de control principal que produce pulsos de salida precisos a la frecuencia deseada. En esta sección se incluyen un oscilador de frecuencia variable, un One-Shot, un pulso Flip-Flop de dirección, un par de controladores MOSFET de potencia y un Amplificador de errores de ancho de banda amplio. La segunda sección proporciona varias funciones de soporte periférico que incluyen una referencia de voltaje, un bloqueo de sub-tensión, un circuito de arranque suave y un detector de fallas.



1. Fig.14 MC34067 Diagrama a bloques representativo

Ruta de control primaria

El ancho de pulso de salida y la frecuencia de repetición se regulan a través de la interacción del oscilador de frecuencia variable, el temporizador de disparo único (One-Shot) y el amplificador de error. El Oscilador dispara el One-Shot, que genera un pulso que se dirige alternativamente a un par de controladores de salida de tótem mediante un interruptor Flip-Flop. El amplificador de error controla la salida del regulador y modula la frecuencia del oscilador. La lógica de Schottky de alta velocidad se utiliza en todo el canal de control primario para minimizar los retrasos y mejorar las características de alta frecuencia.

Oscilador

Las características del oscilador de frecuencia variable son cruciales para el desempeño preciso del controlador en altas frecuencias de operación. Además de activar el temporizador de disparo único e iniciar el tiempo muerto de salida, el oscilador también determina el voltaje inicial para el capacitor de disparo único. El oscilador está diseñado para funcionar en frecuencias superiores a 1,0 MHz. El amplificador de errores puede controlar la frecuencia del oscilador en un rango de frecuencia de 1000: 1, y las frecuencias mínimas y máximas se programan de manera fácil y precisa mediante la selección adecuada de componentes externos

El diagrama funcional del oscilador y del temporizador de disparo único se muestra en la Figura 16. El condensador del oscilador (COSC) se carga inicialmente por el transistor Q1. Cuando el COSC excede el umbral superior de 4.9 V del comparador del oscilador, la base de Q1 se baja, lo que permite que el COSC se descargue a través de la resistencia externa (ROSC) y la corriente de control del oscilador (IOSC). Cuando la tensión en el COSC cae por debajo del umbral inferior de 3,6 V del comparador, Q1 se enciende y vuelve a cargar el COSC.

COSC carga de 3.6 V a 5.1 V en menos de 50 ns. La alta velocidad de giro del COSC y el retardo de propagación del comparador dificultan el control de la tensión máxima. Este problema de precisión se supera sujetando la base de Q1 a través de un diodo a una referencia de voltaje. Por lo tanto, la tensión de pico de la forma de onda del oscilador se establece con precisión a 5,1 V.

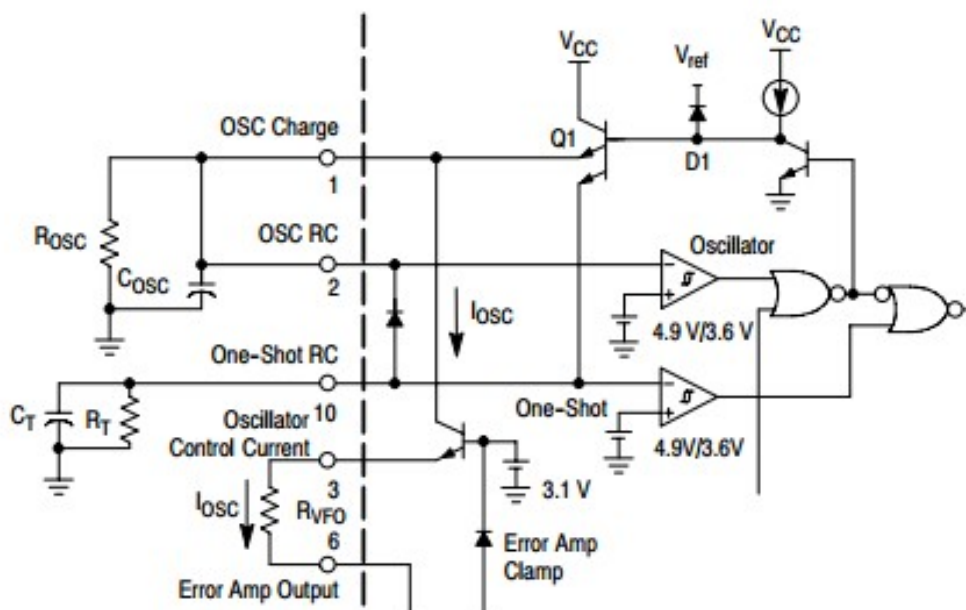


Figura 16. Oscilador y temporizador de un disparo

La frecuencia del oscilador se modula variando la corriente que sale del pin de corriente de control del oscilador (IOSC). El pin IOSC es la salida de un regulador de voltaje. La entrada del regulador de voltaje está

vinculada al oscilador de frecuencia variable. La corriente de descarga del oscilador aumenta al aumentar la corriente que sale del pin IOSC.

El Resistor RVFO se usa junto con la salida de Error Amp para cambiar la corriente IOSC. La frecuencia máxima se produce cuando la salida del amplificador de error está en su estado bajo con un voltaje de saturación de 0.1 V a 1.0 mA.

La frecuencia mínima del oscilador se producirá cuando la corriente IOSC sea cero y el COSC se descargue a través de la resistencia externa (ROSC). Esto ocurre cuando la salida del amplificador de error se encuentra en su estado alto de 2,5 V. Las frecuencias mínimas y máximas del oscilador se programan mediante la selección adecuada de la resistencia ROSC y RVFO.

Amplificador de error

Se proporciona un amplificador de error de alto rendimiento totalmente accesible para el control de retroalimentación del sistema de fuente de alimentación. El amplificador de error se compensa internamente y presenta una ganancia de bucle abierto de CC superior a 70 dB, un voltaje de compensación de entrada de menos de 10 mV y un producto con un ancho de banda de ganancia mínimo garantizado de 2,5 MHz. El rango del modo común de entrada se extiende desde 1.5 V a 5.1 V, que incluye el voltaje de referencia.

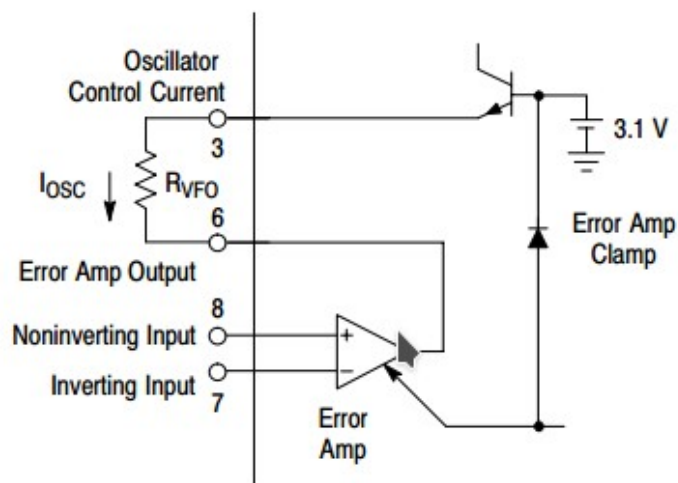


Figura 17. Amplificador de error y sujeción.

Cuando la salida del amplificador de error está acoplada al pin IOSC por RVFO, como se ilustra en la Figura 17, proporciona la corriente de control del oscilador, IOSC. La oscilación de salida del amplificador de error está restringida por un circuito de sujeción para mejorar su tiempo de recuperación transitoria.

Sección de salida

El pulso (tOS), generado por el oscilador y el temporizador de un disparo, se sincroniza con las unidades de salida de doble tótem del polo del flip-flop de la dirección que se muestra en la Figura 18. Las transiciones positivas de tOS alternan el flop-flop, lo que hace que los pulsos alternen entre la salida A y la salida B. El flip-flop se restablece mediante el circuito de bloqueo de sub-tensión durante el inicio para garantizar que el primer pulso aparezca en la salida A.

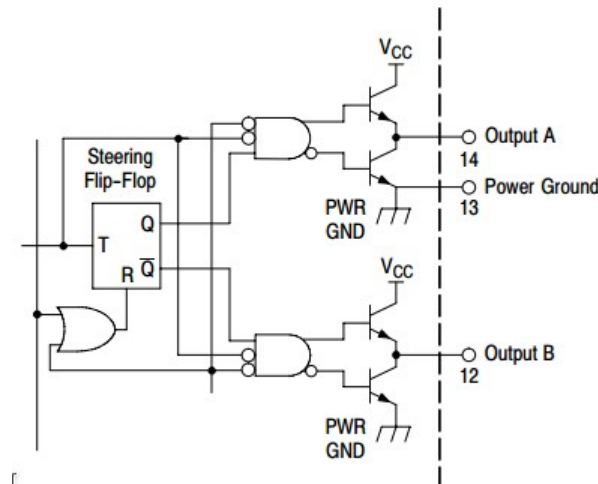


Figura 18. Dirección Flip-Flop y controladores de salida

Los controladores de salida de tótem son ideales para manejar MOSFET de potencia y son capaces de obtener y hundir 1.5A. Los tiempos de subida y bajada son típicamente 20 ns y 15 ns respetuosamente cuando se conduce una carga de 1.0 nF. La alta capacidad de fuente / sumidero en un controlador de tótem normalmente aumenta el riesgo de una alta corriente de conducción cruzada durante las transiciones de salida.

El MC34067 utiliza un diseño único que virtualmente elimina la conducción cruzada, controlando así la disipación de la potencia del chip a altas frecuencias. Se proporciona un pin de tierra de alimentación separado para aislar los circuitos analógicos sensibles de las grandes corrientes transitorias.

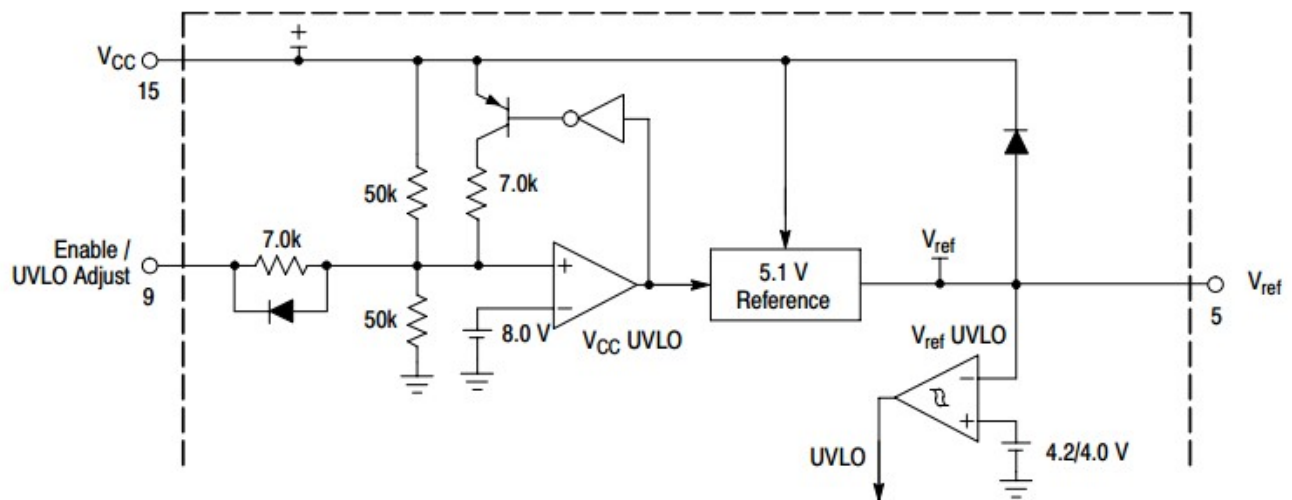


Figura 19. Bloqueo de mínima tensión y de referencia

SOPORTES PERIFÉRICOS

Bloqueo de tensión baja y referencia de voltaje

Los comparadores separados de bloqueo de sub-tensión detectan el voltaje VCC de entrada y el voltaje de referencia regulado como se ilustra en la Figura 19. Cuando VCC aumenta al voltaje de umbral superior, el comparador VCC UVLO habilita el Regulador de referencia. Después de que la salida Vref del Regulador de referencia se eleva a 4.2 V, el comparador Vref UVLO cambia la señal UVLO a un estado de cero lógico que habilita la ruta de control primaria. La reducción de VCC al voltaje de umbral más bajo hace que el comparador

